

歪みを導入した半導体のバンドスプリットと局在準位

岸 野 正 剛*

Strain-induced band splitting and localized states of semiconductor

Seigo Kishino

Band splitting and localized states of diamond and silicon crystals are investigated with the use of the first principle calculation. In the diamond crystal a band splitting was observed for the band edge of both the conduction and the valence band. By the introduction of the large strain localized states were induced besides the band splitting. In the silicon crystal the width of a band split was dependent on the size and the direction of the strain. Namely, two kinds of the strain induced a different band splitting in the energy band.

1. はじめに

超エル・エス・アイ・デバイスに使われるシリコン半導体は、デバイス・サイズを微細化することでデバイス性能を向上させる、いわゆる、比例縮小則によって発展してきた。しかし、これ以上微細化すると加工技術に制約が生じる上に、ショートチャネル効果などに基づいてデバイスに欠点が発生するために、これ以上のサイズの縮小によってデバイスの性能を向上させることは難しくなっている。この制約を避けてデバイスの性能を向上させる手段として、最近シリコン半導体に歪みを導入する技術が研究されている¹⁾。

一方、ダイヤモンドは従来の概念ではバンドギャップの値が非常に大きく (約 5.5 eV)、代表的な絶縁体とみなされてきた。しかし、最近では今後の高性能な半導体デバイスの材料として注目されている。これは、バンドギャップが大きいことは、この材料によって製造されるデバイスは逆方向絶縁耐圧が大きく、リーク電流が少ないことを示しているからである²⁾。又、このことはこのデバイスが高温状態での動作が可能で、かつ、放射線環境の中でも誤動作しないことが予想され、放射線雰囲気下、高温状態下などの厳しい環境の宇宙空間、原子炉近傍などで使用される電子デバイスとして使用できることを示している。更に、ダイヤモンドは発光機能も有することが見出されており、光デバイスの材料としても有望視されている³⁾。

従って、シリコン半導体とダイヤモンド半導体は共に今後の重要な半導体材料と考えられる。今後の半導体デバイスでは高速応答が必須の条件であるから、デバイスの性能向上に、キャリアの高移動度を達成する、歪み導入技術は必要不可欠と考えられる。以上の背景の下に本研究を始めた。

本研究は第一原理計算を用いる計算手法で研究を行ったが、これは第一原理計算を用いれば原理的には、実験結果と同等の結果が得られるからである。ただ、実験結果と類似な計算値を第一原理計算の計算結果として得るには、計算に使用する結晶モデル (クラスタ) の構成原子数が数百個以上である必要があるが、本研究では計算時間の制約のために、使用する原子数は数十個とし、定性的な結果を得ることにとどめた。

* 電気電子工学科

2-1 第一原理計算とDVX α 法

第一原理計算とは、端的に述べると「仮定を入れないで原理原則から計算して正しい結果を得る」方法である。このためには対象が半導体などの物質の場合には、計算に使用する数式が物質の性質を支配する法則を正確に記述する数式でなければならない。幸いにして、物質の性質を正確に記述する方法として量子力学が確立していて、これが使用できるので、第一原理計算の計算に使う数式は総て量子力学に則った数式である。

物質の性質は原子を構成する電子の状態に支配されるので、原理原則から正しく計算するには、物質を構成する原子を考え、この原子を構成する電子の総ての状態を計算する必要がある。つまり、このためには極めて多数の電子の波動関数から成るシュレーディンガー方程式を解かなければならない。有限な時間内に有効な具体的な計算結果を得るには、ある種の正しい結果に極めて近い結果の得られる近似計算を行う必要がある。

この計算ではDVX α 法⁴⁾を使用するが、この方法のソフトは量子力学を使った電子構造の計算法の一つである分子軌道法に基づく計算ソフトになっている。DVX α 法は簡単に述べると、多電子の分子軌道計算に‘つじつまの合う’ハートレー・フォック・スレーター法を適用した量子力学の計算法である。この計算では最初に入力するデータが計算結果と一致するまで何回も計算するが、各計算の都度入力データを変更して、つじつまが合うまで何度も計算を実行して正しい結果を得る方法なので、この計算法には、普通のシミュレーション計算では不可欠ないわゆる“仮定”は入っていない。その意味で第一原理計算なのである。

つまり、DVX α 法では図1に示すように、初期入力データが辻褄が合う（セルフコンシステントになる）様に計算するが、合わなければ（NOならば）合うまで（YESに成るまで）計算して完了させる。詳しい計算法は参考文献⁵⁾を参照して欲しい。

2-2 具体的な計算法

a. クラスタサイズの決定

クラスタとは計算に用いる結晶模型のことで、サイズとはその大きさである。だから、クラスタサイズが大きいとは、計算に使用する結晶模型が多くの数の原子から構成されていることを示している。一般にはクラスタサイズが大きいほど計算結果はその物質の物性値を正しく示すようになるが、クラスタサイズを大きくすると計算時間が膨大になる。例えば、物質も1 μ 角程度の大きさの結晶になるとほぼ正確な物性を示すようになるが、このときの原子数は1万個程度になる。従って、計算には1万個近くの原子数で構成されるクラスタを使うのが良いことになるが、実際には計算する人が許容できる計算時間内で計算可能なクラスタサイズが選ばれるのが普通である。われわれもこの方針に従った。

b. 原子座標の決定

クラスタを構成する原子の位置は座標で表されるが、座標位置は結晶構造の種類、格子間隔、原点の採り

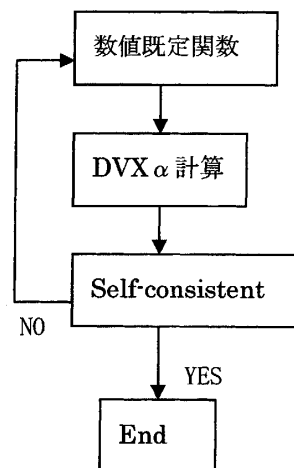


図1 DVX α 計算のブロック
ダイアグラム

方で変化するので、入力データの作成に当たっては先ずこれらを決定して、クラスタを構成する各原子の座標位置を具体的に決める必要がある。今回の計算ではダイヤモンド、シリコン共に結晶構造はダイヤモンド構造なので、これを使い、原点の座標を $(1/4, 1/4, 1/4)$ とし、格子間隔をそれぞれ 3.5668 \AA 及び 5.43096 \AA とした。

c. 入力データ

DVX α 法のソフトを使って計算する場合の入力データとしては、ダイヤモンド及びシリコン結晶の各クラスタの原子座標を(x, y, z)直角座標で表すものを用いた。

d. 水素終端

ダイヤモンドやシリコンのように共有結合の結晶の場合、図2の左図に示すような、構成原子だけで作られるクラスタでは、最外端の原子には必然的に相手のいない結合手（ダングリングボンド）ができる。すると、



図2 炭素原子のみから成るダイヤモンドC30のクラスタ（左図）と最外端の炭素原子Cを水素で終端させたダイヤモンドクラスタ（右図）

このダングリングボンドによってバンド構造の禁制帯に局在準位が発生してしまう。これを防ぐために、結合相手のない最外端の構成原子（CまたはSi）には図2の右図に示すように、小さい丸で表されている水素原子を結合させる、いわゆる、水素終端を行った。水素原子は1価で結合手は1本しかないので、構成原子と結合すればダングリングは生じないのである。

e. クラスタサイズと物性値

前にも述べたように、クラスタサイズが小さいと物性値は実際の値から大きく離れる。例えば、図3に示す

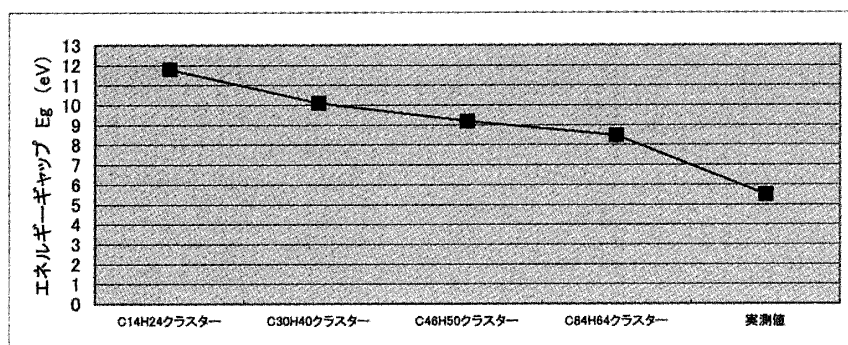


図3 ダイヤモンド結晶におけるバンドギャップ E_g の値のクラスタサイズ依存性

ように、ダイヤモンドのバンドギャップ E_g でみると、クラスタサイズの小さい（原子数14個）時には E_g の値は11.8 eVであるが、この値は図に示すようにクラスタサイズが大きくなるにつれて小さくなり、84個の原子で構成されるクラスタでは E_g の値が約8.46 eVになっており、実測値の5.5 eVに近づいてくる。

3. ダイヤモンド結晶への歪み導入とバンドスプリット

3-1 歪みの導入とバンドスプリット

3-1-1 $\langle 100 \rangle$ 方向への引っ張り歪みの導入

a 歪みの導入の仕方

歪みを導入した入力データとしては (x, y, z) 座標の絶対値を変化させた（例えば、 x を $x+\Delta x$ とした）座標を用いた。すなわち、1軸方向の $\langle 100 \rangle$ 方向の、例えば、 x 方向へ引っ張り歪みを導入する場合には、図4(a)に示すように、 x 座標の絶対値を Δx だけ大きくし、 z 方向の絶対値を Δz だけ小さくするとともに、 $|\Delta x/x| = |\Delta z/z|$ とした。

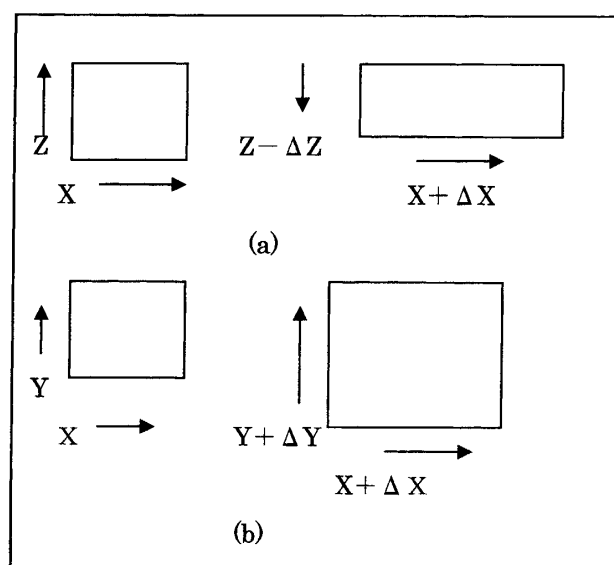


図4 歪みの導入の仕方

また、 $\langle 110 \rangle$ 方向へ歪みを導入する場合には、図4(b)に示すように、 x 方向と y 方向に等しい量（ $\Delta x = \Delta y$ ）だけ増加させ、 z 方向には減少させてクラスタの体積が一定になるようにした。

b. 歪みの導入量が小さいとき

導入する歪みの大きさの見積もりには、これまでに検討例の多い $\text{Si}_{1-x}\text{Ge}_x$ の場合⁶⁾を参考にした。つまり、 $\text{Si}_{1-x}\text{Ge}_x$ では x の値として0.0から0.4程度の検討が多いので、この場合に相当する歪み量（絶対値で0~1.68%）を歪み量が小さい場合とした。計算結果を図5に示す。図5は歪みの導入によって生じるバンドスプリットを示している。図5では縦軸に

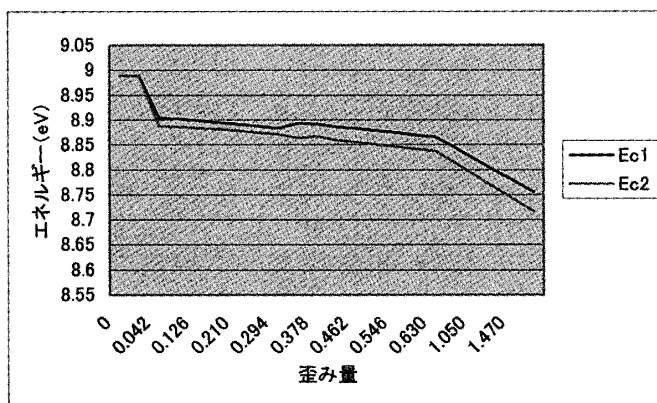


図5 バンドスプリット幅の導入する歪みの大きさ依存性(I)

は伝導帯 E_c 近傍のエネルギー準位の値を示し、図中にバンドスプリットを起こす2つのバンド端エネルギー E_{c1} と E_{c2} を示している。図5ではバンドスプリット $\Delta E_c (=E_{c1}-E_{c2})$ が歪みの関数として表されており、歪みの導入量の増加にしたがってバンドスプリットが大きくなっているのが判る。荷電子帯端 E_v のバンドスプリットも同様に計算し、歪みの大きさに依存してスプリット幅 ΔE_v が広がることを確認したが、ここでは掲載は割愛する。

c. 歪みの導入量が大きいとき

ここでは導入する歪みの大きさ($\Delta x/x$)が10%以上の場合を大きいとしたが、この場合にはバンドスプリットが起こるだけでなしに、図6に示すように、禁制帯の中に何本かの局在準位が発生した。この図6では縦軸にバンドギャップ近傍のエネルギー準位の値を示している。

3-1-1 <110>方向への引っ張り
導入

a. 歪みの導入量が小さいとき

この場合にも<100>方向と同様に伝導帯端 E_c のバンドスプリットが図7に示すように起こった。導入歪みとバンドスプリットの大きさの関係は定性的には<100>方向へ歪みを導入した場合と同じになった。しかし、バンドスプリットの大きさを比較すると<110>方向に歪みを加えたときの方がスプリット幅が大きくなった。

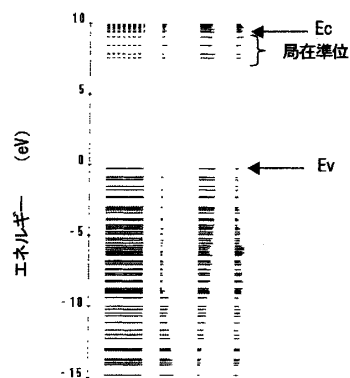


図6 歪みに依る局在準位の発生

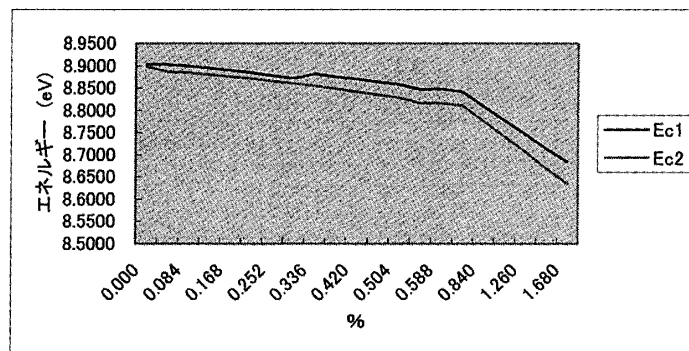


図7 バンドスプリット幅の導入する歪みの大きさ依存性(II)

b. 歪みの導入量が大きいとき

歪が大きい場合についても同様に計算し、<100>方向に導入した場合と類似の結果が得られた。ここには紙面の都合で掲載しないが、<100>方向に導入した場合と同様に局在準位の発生が見られた。

3-2 結果の検討

半導体に歪みを導入した場合にバンドスプリットが起こることは、シリコン半導体ではすでにいろいろ検討されており、この現象は図8に示すように説明される⁷⁻⁹⁾。歪みの入っていない対称性がよい結晶では、一

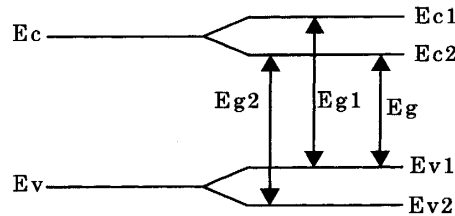


図8 歪み導入によるバンドスプリットの説明図

般に数本のエネルギー準位が縮退して同じ値を示し、見かけ上エネルギー準位は1本に見える。しかし、結晶の対称性が崩れるとエネルギー準位の値が変化し数本に分裂する、いわゆるバンドスプリットが起こる。シリコン半導体の伝導帯端エネルギー E_c や価電子帯端エネルギー E_v ではこのバンドスプリットが、歪みを導入することによって図8示すように起こるのである。このバンドスプリットがダイヤモンド半導体においても起こって、図5や図7に示すように導入する歪みの大きさに依存してスプリット幅が大きくなったと考えられる。

また、この研究では歪みの導入による局在準位の発生に最も注目して検討したが、ひずみの大きさが1.68%よりも小さいときは局在準位は発生しなかった。しかし、導入する歪みが大きくなって、その大きさが10%を超えるようになると局在準位が発生した。また、結果の項では述べなかったが、重金属不純物を導入した場合にも局在準位が発生した。局在準位はリーク電流の発生源にもなり、半導体デバイスの特性上はきわめて有害なものである。従って、歪みの導入も局在準位の発生しない範囲で行う必要があると考えられる。

4. シリコン結晶への歪みの導入とエネルギーバンド構造の変化

この検討では、シリコン結晶にリン原子 P をドーピングした n 形半導体に歪みを導入した場合について検討した。シリコン結晶へのリンのドーピングはシリコン原子 Si の座標位置にリン原子 P を置き換えて（置換して）導入した。また、歪みの導入方法についてもダイヤモンドの場合とは少し変化させて、1軸方向の歪みと2軸方向の2種類の歪みを導入して、両者の違いに注目して検討した。

4-1 1軸方向の歪みの導入と計算結果

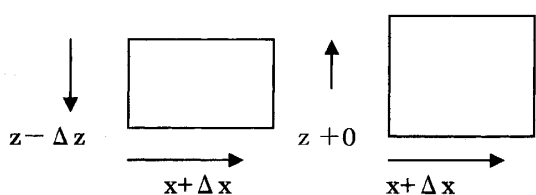
A. 歪みの導入の仕方

1軸方向の歪み導入は図9(a)に示すように、例えば、x方向に引っ張り歪みを導入する場合には、x座標にはプラス Δx を加え、z座標へはマイナス Δz （ $|\Delta x| = |\Delta z|$ ）を加えてクラスタの体積が一定になるようにした。だから、x方向に引っ張り歪みを加えることはz方向へは圧縮歪みを加えることになっている。

また、2軸方向への歪みの導入は図9(b)に示すように、x方向へ引っ張り歪みを加えるとき、x座標へは Δx を加えるが、z座標は変化させない。したがって、この場合にはz方向へは実効的に引っ張り応力が掛っており、実質的に2軸方向の歪みが加わっていることになる。

B. 歪みを導入した場合の計算結果

図10には中程度の歪み(2.01%)を導入した時のバンド構造の変化を、歪みのない場合と対比させて示した。この場合はバンドスプリットが起こるだけでなく、バンドギャップ E_g やドナー準位 E_d の値も変化した。これらの値の変化はそれほど大きくはなかった。しかし、ここには示さないが、歪みの大きさが11%の時にはバンドスプリット幅が増大するだけでなく、ドナー準位やバンドギャップの値も大幅に変化した。



(a) 1軸方向

(b) 2軸方向

図9 1軸方向(a)と2軸方向(b)への歪みの導入方法

4-2 2軸方向への歪みの導入と計算結果

図11には1軸歪みの場合と同じく歪みの大きさが2.01%の場合の結果を示した。この場合もバンドスプリットとともに、バンドギャップ E_g やドナー準位 E_d の値が変化した。図から明らかなように、 E_g, E_d の値は共に、その変化の差が1軸方向の歪みに比べて小さくなった。

4-3 結果の考察

歪みの導入によって生じるバンドスプリットのキャリアの移動度への影響に関しては、シリコンについては詳しく検討されており、電子移動度への影響はバンド間で起こるキャリア(電子)の散乱がスプリットによって減少し、電子の移動度が増大すると考えられている⁶⁾。

一方、正孔移動度はバンドスプリットによって有効質量の軽いバンドが支配的に働くように

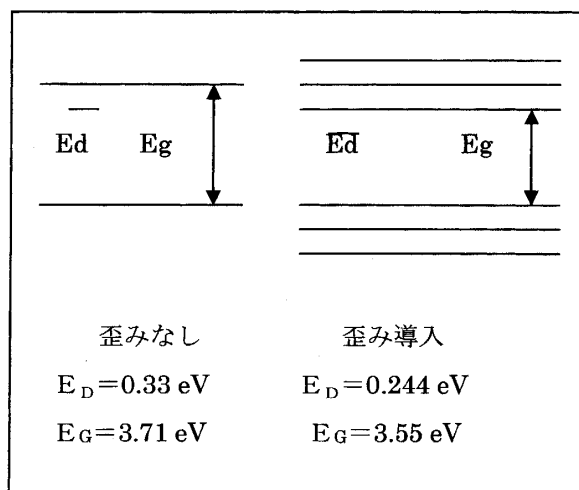


図10 シリコン結晶への1軸歪みを導入した場合のエネルギーバンド図の変化

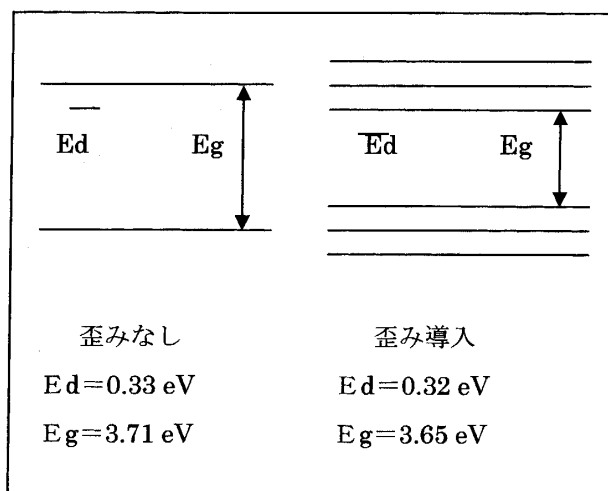


図11 シリコン結晶へ2軸歪みを導入した場合のエネルギーバンド図の変化

なり、その結果正孔の移動度が増大すると考えられている¹⁰⁾。いずれにしても、バンドのスプリット幅が大きいほど移動度の増大効果は大きいので、導入する歪みを大きくするのがキャリアの移動度の向上に有効に思えるが、歪みを大きくしすぎると欠点も発生する。すなわち、ダイヤモンド結晶の場合に述べたように、導入する歪みの大きさが10%を超えると、局在準位が発生してデバイス特性が劣化する可能性がある。シリコン半導体の場合では、現在までの計算結果では、10数%の歪みの導入では局在準位の発生は見られてないが、歪みの導入の仕方によっては局在準位の発生が予想される。

5. まとめと今後の展望

ダイヤモンド結晶とシリコン結晶のいずれの半導体の場合にも、これらの半導体に歪みを導入することによって伝導帯端と価電子帯端のエネルギーバンドが分裂した。すなわち、バンド端エネルギー E_c と E_v が分裂するいわゆるバンドスプリットが起こることが明らかになった。エネルギーギャップ E_g や不純物準位の値は大幅に変わらないでバンドスプリットのみが起こるのは導入する歪み量が数%以下の比較的小さい時で、歪み量が10%を越えて大きくなると局在準位が発生したり、バンドギャップなどが大きく変化することなども判り、半導体結晶の電気的性質が変わることが予想された。つまり、導入歪み量を大きくしすぎると半導体に欠陥が発生し、デバイスのリーク電流なども増大することが予想される。したがって、移動度の向上を狙って大きな歪みを導入すると、これらの半導体材料で作られる半導体デバイスの特性が逆に劣化する可能性がある。

しかし、今回の検討では歪みの導入方法が二三の場合に限られているので、今後は多様な歪みの導入方法を考えてその効果を検討する必要がある。また、今回の第一原理計算では非相対論の式を用いたために、スピン-軌道相互作用¹¹⁾の関連するバンドスプリットの詳細は計算結果に現れなかった。今後はスピン-軌道相互作用の効果も現れるように、相対論の式を用いた計算ソフト¹²⁾を使って検討する予定である。

6. 参考文献

- 1) 高木信一, 応用物理, 第74巻, 第9号(2005)1158.
- 2) 川原田 洋, 立木 実, 梅沢 仁, 応用物理, 第70巻, 第5号 (2001) 536.
- 3) 堀内賢治, 応用物理, 第70巻, 第11号(2001)1317.
- 4) 足立裕彦, 量子材料化学入門, 三共出版, 1991, p.26.
- 5) 足立裕彦, はじめての電子状態計算, 三共出版, 1998.
- 6) Th, Vogelsang and K. P. Hofmann, Appl. Phys. Lett., Vol. 63(1993)186.
- 7) R.People, IEEE J. Quantum Electron. Vol. QE-22 (1986) 1696.
- 8) S.Takagi, J.L.Hoyt, J.J.Welser and J.F.Gibbons, J.Appl.Phys.Vol.80 (1996) 1567.
- 9) S.Takagi, Proceedings of The 4th International Symposium on Advanced Science and Technology of Silicon Materials, Nov.22-26, 2004, Kona, Hawaii, USA, p. 257.
- 10) P. Kleiman, B. Semmache, M. Le Berre, and D. Barbier, Phys. Rev. B57(1998)8966.
- 11) 上村 洗, 中尾憲司, 培風館, 1995, p.128.
- 12) K. Ogasawara et al., Phys. Rev. B64(2001)115413.

(平成17年11月29日受理)