1個の演算増幅器を用いた 接地形高次イミタンス・シミュレーション (その1)

加藤芳信・山本和輝
藤本三治

Simulation of Grounded Type Higher-order Immittance Using a Single Operational Amplifier (Part I)

Yoshinobu KATO · Kazuki YAMAMOTO
Sanji FUJIMOTO

Algorithms for the realization of grounded type higher-order immittance elements using a single operational amplifier, which have been proposed by Prof. Noguchi, are unified. The realization of FDNCAP ($Y = s^3E$), FDNR ($Y = 1/s^2M$), FDNC ($Y = s^2D$), inductance ($Y = 1/sL$) and capacitance-multiplier ($Y = sC$) is digged.

By using a computer, new circuits are derived. This paper (Part I) deals with the realization of FDNCAP and FDNR on account of limited space.

The new proposed circuits of FDNCAP and FDNR, which consist of one operational amplifier, four capacitors and four resistors, are applied to the third-order low-pass filter and the second-order high-pass filter, respectively. The experimental values agree fairly with the theoretical values in the low frequency range.

1. まえがき

最近，1個の演算増幅器を用いた接地形高次イミタンス素子の実現法に興味が持たれている[1,3-23]。これらは，複素周波数sに関する有理関数の分子または分母のsのある次数の係数を代数的に零にする（即ち，引算により零にする）という，いわゆる代数的実現法に属する。従って，その実現法は，トポロジー的実現法[24]に比べて一般に素子感度が高いと言われているが，その反面，演算増幅器の数が1個で済むため，消費電力が少なく，従って発熱量が少なく，集積化する際に有利となる。又，代数的実現であるため，素子値がずれると寄生素子成分が生じるが，フィルタ回路等へ応用する場合には，これを積極的に利用することにより，回路全体の素子数を減らせる可能性もある（**3.2**，**4.2**参照）。

図－1に，複素周波数sに関する1～3次のイミタンス素子を示す。ここで，イミタンス

（Immittance）とはインピーダンス（Impedance）とアドミタンス（Admittance）の総称である。1次のイミタンス素子には，容量（キャパシタンス）Cと，インダクタンスLがある。これらの素子は自然界に存在する。2次以上のイミタンス素子は，それ自身では自然界に存在しないので，その実現のためには1個以上の能動素子（例えば，演算増幅器）を必要とする。2次のイミタンス素子には，周波数依存形負性コンダクタンス（FDNC : Frequency Dependent Negative Conductance）Dと，周波数依存形負性抵抗（FDNR : Frequency Dependent Negative Resistance）Mがある[4]。このうち，Dは1969年に Bruton 氏によって提案された[2]。3次のイミタンス素子には，周波数依存形負性容量（FDNCAP : Frequency Dependent Negative Capacitance）Eと，周波数依存形負性インダクタンス（FDNI : Frequency Dependent Negative Inductance）Nがある。これらの素子は野口氏によって最近提案された[13,15-18]。

本論文では，野口氏の回路構成法[8-12,14]を統一化して，1個の演算増幅器を含む5節点（但し，アース点も1つの節点と見なす）の回路構造（図－2参照）に対して，図－1のうちのE, M, D, L, Cの実現のための計算機シミュレーションを行った結果，新回路を含む有用な回路を見出したので，それらについて報告する。又，それらの回路をフィルタ回路へ応用した実験結果などについても述べる。なお，応用例は野口氏の実験結果と比較するため，野口氏の応用例に準じる。実験に用いた演算増幅器は Fairchild 社の μA741HC であり，その電源電圧 V_S は ±15〔V〕である。又，演算増幅器の正負入力端子間には，逆並列接続の保護用ダイオード 1S1588 を挿入してある。実験に用いた容量および抵抗の誤差は 0.2 % 以下である。

なお，今回の報告（その1）では，紙数の都合上，EとMについてのみ述べる。それら以外については，次回以降に報告する予定である。

2．　基本回路および一般式の導出[19,21]

図－2に，1個の演算増幅器を含む5節点の基本回路を示す。ここで，節点ⓘの電圧をV_iと記し，節点ⓘ－ⓙ間のアドミタンスをy_{ij}と記す（$i, j \triangleq 0 \sim 4$）。基準節点⓪はアース点である。節点①は入力端子であり，その入力電流をI_1とする。演算増幅器が理想的であると仮定して（即ち，演算増幅器をナレータ・ノレータ対(つい)に置換して）[25]，節点①，②，③でKCL（キルヒホッフの電流則）を求めると

Order of s	Admittance Y [S]			Impedance Z [Ω]		
	Name	Symbol	Characteristics	Name	Symbol	Characteristics
1	Capacitance	C	$Y=sC$	Inductance	L	$Z=sL$
2	FDNC	D	$Y=s^2D$	FDNR	M	$Z=s^2M$
3	FDNCAP	E	$Y=s^3E$	FDNI	N	$Z=s^3N$

図－1　複素周波数sに関する1～3次のイミタンス素子

$$\left.\begin{aligned} I_1 &= y_{12}(V_1-V_2)+y_{13}(V_1-V_3)+y_{14}(V_1-V_4) \\ O &= y_{02}(V_2-O)+y_{12}(V_2-V_1)+y_{24}(V_2-V_4) \\ O &= y_{03}(V_3-O)+y_{13}(V_3-V_1)+y_{34}(V_3-V_4) \end{aligned}\right\} \quad \cdots\cdots (1)$$

となり，更に，演算増幅器の性質

$$V_2 = V_3 \quad \cdots\cdots (2)$$

を代入してマトリクス表示すれば次式を得る。

$$\begin{bmatrix} I_1 \\ O \\ O \end{bmatrix} = \begin{bmatrix} y_{12}+y_{13}+y_{14} & -y_{12}-y_{13} & -y_{14} \\ -y_{12} & y_{02}+y_{12}+y_{24} & -y_{24} \\ -y_{13} & y_{03}+y_{13}+y_{34} & -y_{34} \end{bmatrix} \begin{bmatrix} V_1 \\ V_2 \\ V_4 \end{bmatrix} \quad \cdots\cdots (3)$$

従って，入力アドミタンスは次式となる。

$$Y_{in} \triangleq \frac{I_1}{V_1} = \frac{(y_{03}y_{24}-y_{02}y_{34})(y_{12}+y_{13}+y_{14})+y_{14}(y_{03}y_{12}-y_{02}y_{13})}{y_{24}(y_{03}+y_{13})-y_{34}(y_{02}+y_{12})} \quad \cdots\cdots (4)$$

ここで，各アドミタンスが容量とコンダクタンスの並列接続であるとすれば，

$$y_{ij} \triangleq sC_{ij}+G_{ij} \quad (i,\ j \triangleq 0\sim4) \quad \cdots\cdots (5)$$

より，式(4)は次の様になる。

$$Y_{in} = \frac{s^3n_3+s^2n_2+sn_1+n_0}{s^2d_2+sd_1+d_0} \quad \cdots\cdots (6)$$

但し，

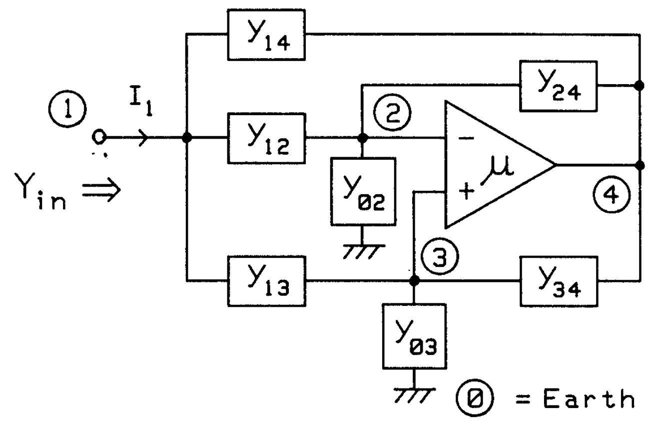
$$\left.\begin{aligned} n_3 &= (C_{03}C_{24}-C_{02}C_{34})(C_{12}+C_{13}+C_{14})+C_{14}(C_{03}C_{12}-C_{02}C_{13}) \\ n_2 &= (C_{03}C_{24}-C_{02}C_{34})(G_{12}+G_{13}+G_{14})+(C_{03}G_{24}+G_{03}C_{24}-C_{02}G_{34} \\ &\quad -G_{02}C_{34})(C_{12}+C_{13}+C_{14})+C_{14}(C_{03}G_{12}+G_{03}C_{12}-C_{02}G_{13} \\ &\quad -G_{02}C_{13})+G_{14}(C_{03}C_{12}-C_{02}C_{13}) \\ n_1 &= (C_{03}G_{24}+G_{03}C_{24}-C_{02}G_{34}-G_{02}C_{34})(G_{12}+G_{13}+G_{14})+(G_{03}G_{24} \\ &\quad -G_{02}G_{34})(C_{12}+C_{13}+C_{14})+C_{14}(G_{03}G_{12}-G_{02}G_{13})+G_{14}(C_{03}G_{12} \\ &\quad +G_{03}C_{12}-C_{02}G_{13}-G_{02}C_{13}) \\ n_0 &= (G_{03}G_{24}-G_{02}G_{34})(G_{12}+G_{13}+G_{14})+G_{14}(G_{03}G_{12}-G_{02}G_{13}) \\ d_2 &= C_{24}(C_{03}+C_{13})-C_{34}(C_{02}+C_{12}) \\ d_1 &= C_{24}(G_{03}+G_{13})+G_{24}(C_{03}+C_{13})-C_{34}(G_{02}+G_{12})-G_{34}(C_{02}+C_{12}) \\ d_0 &= G_{24}(G_{03}+G_{13})-G_{34}(G_{02}+G_{12}) \end{aligned}\right\} \quad \cdots\cdots (7)$$

式(6)の Y_{in} の分母に s^3 の項がないので，図－2の基本回路では，図－1の N を実現できない。但し，E, M, D, L, C は実現できる。次章以降で，これらの実現法および応用例などについて述べる。

ここで，次章以降の議論のために，基準容量 C，基準コンダクタンス G を用いて，式(5)を次の様に書き直す。

$$y_{ij} \triangleq sc_{ij}C+g_{ij}G \quad (i,\ j \triangleq 0\sim4) \quad \cdots\cdots (8)$$

但し，c_{ij}，g_{ij} は非負の実係数である。



図－2　1個の演算増幅器を含む5節点の基本回路

3.　接地形FDNCAPの実現と応用[19,21]

FDNCAPは，第1章で述べた様に，野口氏によって提案された $Y=s^3E$ なる3次アドミタンス素子である。FDNCAP (Frequency Dependent Negative Capacitance の略) という名称は，周波数の2乗に比例する負の容量という意味で付けられた。今までに発表されている接地形FDNCAPの実現回路は，1個の演算増幅器を含む6節点の回路構造（但し，アース点も1つの節点と見なす）で，容量3個と抵抗6個から構成される[15-17]。

本章では，図－2に示した1個の演算増幅器を含む5節点の回路構造に対して計算機シミュレーションを行った結果，容量4個と抵抗4個から構成される新しい接地形FDNCAP回路を見出し，更に，その回路を3次低域通過フィルタへ応用した結果，良好な実験結果を得たので報告する[19,21]。

3.1　接地形FDNCAPの実現

図－2の基本回路で接地形FDNCAPを実現するには，FDNCAPの入力アドミタンスが

$$Y_{in}=s^3E \qquad (9)$$

であるため，式(6), (7)で

〔条件1〕 $n_2=n_1=n_0=d_2=d_1=0$ ……… (10)

〔条件2〕 $E \triangleq n_3/d_0>0$ ……… (11)

の両方を満足する素子の組合せを見出せばよい。

計算機を用いて，FORTRANプログラムのDO文により，式(8)の c_{ij} 及び g_{ij} を0, 1, 2, 3, 4と変化させ（即ち，素子値の拡がりを4まで許すことに対応する），条件1及び2を満足する全ての組合せを導出した†。その結果，素子数の少ない新回路が見出されたので，それを図－3に示す。又，表－1に素子値の組合せを示す。

表－1の組合せE－1の場合，式(7)及び(6)は次の様になる。

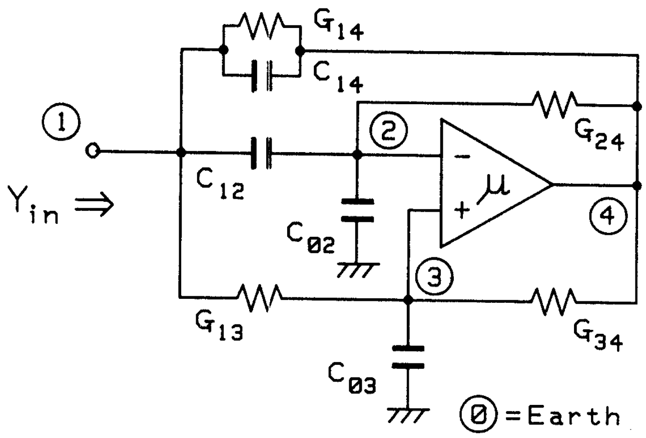
$$\left.\begin{aligned} n_3 &= C_{14}C_{03}C_{12}=3C^3 \\ n_2 &= (C_{03}G_{24}-C_{02}G_{34})(C_{12}+C_{14})-C_{14}C_{02}G_{13}+G_{14}C_{03}C_{12}=0 \\ n_1 &= (C_{03}G_{24}-C_{02}G_{34})(G_{13}+G_{14})-G_{14}C_{02}G_{13}=0 \end{aligned}\right\} \qquad (12)$$

---

† プログラムは注釈行も含めて123行から成る。なお，本学電子計算機室のNEC製中型電子計算機ACOS450（計算能力：1.1MIPS）を用いて，計算時間は約2時間38分を要した。なお，参考用に，このプログラムリストを付録－1に示す。

$$\left.\begin{array}{l} n_0 = d_2 = 0 \\ d_1 = G_{24}C_{03} - G_{34}(C_{02} \\ \qquad + C_{12}) = 0 \\ d_0 = G_{24}G_{13} = 4G^2 \end{array}\right\} \cdots\cdots (12)$$

$$\therefore Y_{in} = s^3 3C^3/4G^2 = s^3 E \quad \cdots\cdots\cdots\cdots\cdots\cdots (13)$$



図－3　容量4個と抵抗4個から構成される接地形FDNCAP回路（新回路）

表－1　図－3の接地形FDNCAP回路の素子値の組合せ
（但し，式(8)の c_{ij} 及び g_{ij} を 0，1，2，3，4 と変化させた場合）

組合せ	C_{02}	C_{03}	C_{12}	C_{14}	G_{13}	G_{14}	G_{24}	G_{34}	$E \triangleq n_3/d_0$
E－1	$1C$	$1C$	$1C$	$3C$	$2G$	$2G$	$2G$	$1G$	$3C^3/4G^2$
E－2	$2C$	$1C$	$1C$	$2C$	$1G$	$1G$	$3G$	$1G$	$2C^3/3G^2$
E－3	$2C$	$1C$	$2C$	$4C$	$2G$	$2G$	$4G$	$1G$	$8C^3/8G^2$
E－4	$2C$	$2C$	$1C$	$3C$	$2G$	$2G$	$3G$	$2G$	$6C^3/6G^2$
E－5	$2C$	$3C$	$1C$	$4C$	$1G$	$1G$	$1G$	$1G$	$12C^3/1G^2$
E－6	$3C$	$2C$	$1C$	$1C$	$2G$	$1G$	$4G$	$2G$	$2C^3/8G^2$
E－7	$3C$	$3C$	$1C$	$3C$	$2G$	$2G$	$4G$	$3G$	$9C^3/8G^2$

3.2　接地形FDNCAPの3次LPFへの応用

図－3の回路を，野口氏と同様に[17]3次LPF（低域通過フィルタ）へ応用する。図－4に，接地形FDNCAPを用いた3次LPFを示す。点線で囲んだ部分を，図－3の回路で素子値をずらすことにより実現する†。今，表－1の組合せE－1で次の様に変更する。

$$C_{14} = 1.5\,C, \quad G_{13} = 1G \cdots\cdots\cdots\cdots\cdots\cdots (14)$$

すると，図－3の回路の入力アドミタンスは

$$Y_{in} = s^3\frac{1.5C^3}{2G^2} + s^2\frac{3C^2}{2G} + s\frac{C}{2} = s^3E_e + s^2D_e + sC_e \quad \cdots\cdots\cdots\cdots (15)$$

と表される。図－4で，C_a は付加容量であり

$$C_t \triangleq C_e + C_a \quad \cdots\cdots\cdots\cdots\cdots\cdots (16)$$

とおくと，図－4の伝達関数 T は次式で表される。但し，V_1 は入力電圧，V_2 は出力電圧である。

† もし，素子値をずらさずに3次LPFを実現するとすれば，ここで述べる素子の他に，D_e の部分を実現するための1個の演算増幅器と複数個の容量と抵抗を必要とする。即ち，素子数が増えることになる。

$$T \triangleq V_2/V_1 = 1/\{s^3E_eR_x + s^2D_eR_x + sC_tR_x + 1\} \quad \cdots\cdots (17)$$

更に，$s = jw = j2\pi f$（但し，$j \triangleq \sqrt{-1}$，wは角周波数〔rad/sec〕，fは周波数〔Hz〕である）とおくと，伝送量は次式で表される。

$$|T| = 1/\sqrt{(1-w^2D_eR_x)^2 + w^2(C_tR_x - w^2E_eR_x)^2}$$
$$= 1/\sqrt{\left\{1-\left(\frac{w}{w_0}\right)\left(\frac{w}{w_1}\right)\frac{1}{Q}\right\}^2 + \left(\frac{w}{w_1}\right)^2\left\{1-\left(\frac{w}{w_0}\right)^2\right\}^2} \quad \cdots\cdots (18)$$

但し，

$$w_0 \triangleq 2\pi f_0 = \sqrt{C_t/E_e} \quad \text{〔rad/sec〕} \cdots\cdots (19)$$
$$w_1 \triangleq 2\pi f_1 = 1/C_tR_x \quad \text{〔rad/sec〕} \cdots\cdots (20)$$
$$Q \triangleq C_t/w_0D_e \quad \cdots\cdots (21)$$

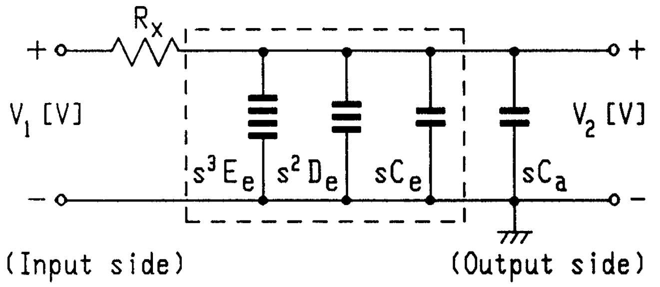
〔設計例〕　以上の準備を基に，遮断周波数$f_0 = 1$〔kHz〕の3次LPFを設計する。基準容量$C = 0.022$〔μF〕，基準コンダクタンス$G = 10^{-4}$〔S〕と選ぶと，次の様に求められる。

$$E_e = 7.986 \times 10^{-16} \quad \cdots\cdots (22)$$
$$D_e = 7.26 \times 10^{-12} \quad \cdots\cdots (23)$$
$$C_t = w_0^2E_e \fallingdotseq 0.031527 \text{〔}\mu\text{F〕} \quad \cdots\cdots (24)$$
$$\therefore C_a = C_t - C_e \fallingdotseq 0.020527 \text{〔}\mu\text{F〕} \quad \cdots\cdots (25)$$
$$Q = C_t/w_0D_e \fallingdotseq 0.69115 \quad \cdots\cdots (26)$$

又，f_1は外部抵抗R_xの値により次の様になる。

$$\left.\begin{array}{l} R_x = 5\text{〔k}\Omega\text{〕のとき，} f_1 \fallingdotseq 1009.6\text{〔Hz〕} \\ R_x = 10\text{〔k}\Omega\text{〕のとき，} f_1 \fallingdotseq 504.8\text{〔Hz〕} \\ R_x = 20\text{〔k}\Omega\text{〕のとき，} f_1 \fallingdotseq 252.4\text{〔Hz〕} \end{array}\right\} \quad \cdots\cdots (27)$$

図－5に，設計した3次LPFの実験結果を示す。6〔kHz〕以下の周波数では，実測値と理論値はよく一致している。6〔kHz〕以上の周波数では，演算増幅器μA741HCの周波数特性の影響で，実測値と理論値はずれていく。なお，約1～6〔kHz〕の範囲で，伝送量$|T|$は－18〔dB/oct〕で下降している。従って，本フィルタは十分に実用的である。なお，$R_x \leqq 3.423$〔kΩ〕で発振した†。

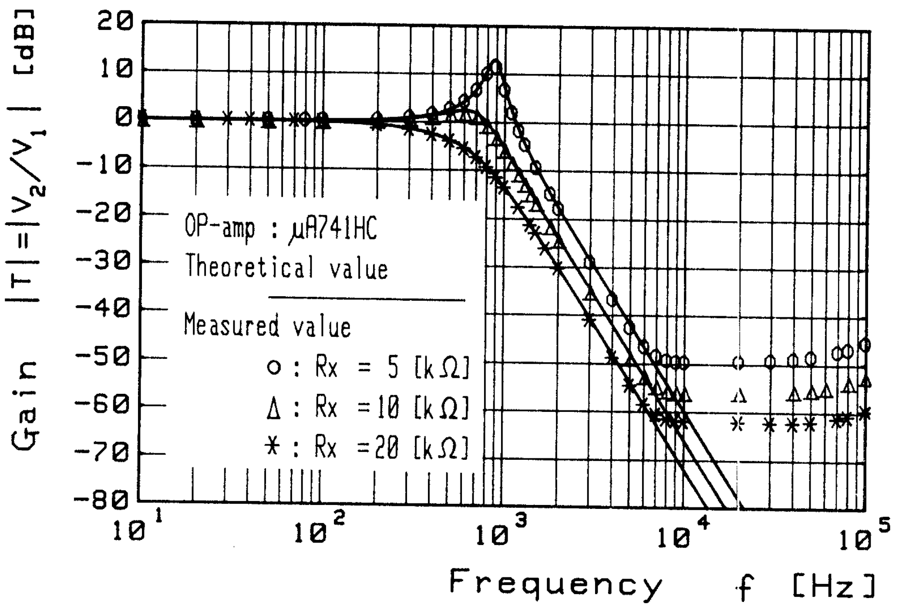


図－4　接地形FDNCAPを用いた3次LPF

4．接地形FDNRの実現と応用 [20, 21]

周波数依存形負性抵抗（コンダクタンス）FDNR（FDNC）は，第1章で述べた様に，アドミ

† 図－4のフィルタ回路の入力側を短絡（即ち，$V_1 = 0$〔V〕）して，オシロスコープにより，演算増幅器の出力端子とアース間で発振波形を観察すると次の様であった。例えば，$R_x = 3.423$〔kΩ〕のとき$f = 1.016$〔kHz〕のきれいな正弦波の発振が観察され，$R_x = 2$〔kΩ〕のとき$f = 1.205$〔kHz〕の上下がクリップした波形の発振が観察された。



図－5　図－4の3次LPF(f_0 = 1〔kHz〕)の実験結果
（但し，電源電圧 V_S = ±15〔V〕，入力電圧 V_1 = 1〔V_{rms}〕，温度 T_a = 26〔°C〕）

タンスが $Y = 1/s^2M$ ($Y = s^2D$) と表される2端子素子である[4,12]。$Y = 1/s^2M$ と $Y = s^2D$ の素子を総称してFDNRと言うこともあるが，本章で述べるFDNRとは $Y = 1/s^2M$ の素子だけを指す。今までに発表されている1個の演算増幅器を用いた接地形FDNRの実現回路は，（1）6節点の回路構造で容量2個と抵抗6個から成る回路（文献(4)のTable III のNetwork No. 2)，（2）5節点の回路構造で容量3個と抵抗6個から成る回路（文献(12)の図－3のM－1の回路)，である。

本章では，前章と同様の考え方で，1個の演算増幅器を含む5節点の回路構造（即ち，図－2）に対して計算機シミュレーションを行った結果，容量4個と抵抗4個から成る新しい接地形FDNR回路を見出し，更に，それを2次高域通過フィルタへ応用し，良好な実験結果を得たので報告する[20,21]。

4．1　接地形FDNRの実現

図－2の基本回路で接地形FDNRを実現するには，FDNRの入力アドミタンスが

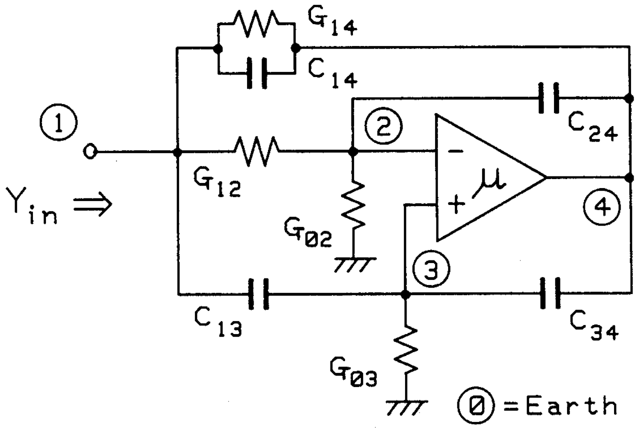
$$Y_{in} = 1/s^2M \quad (28)$$

であるため，式(6)，(7)で

〔条件1〕 $n_3 = n_2 = n_1 = d_1 = d_0 = 0$ ……(29)

〔条件2〕 $M \triangleq d_2/n_0 > 0$ ……(30)

の両方を満足する素子の組合せを見出せばよい。**3．1** と同様に，図－2の y_{ij} を式(8)で表し，計算機を用いて，その c_{ij} 及び g_{ij} を0，1，2，3，4と変化させて，条件1及び2を満足する素子値の組合せを求めた。その結果，素子数の少ない新回路が見出されたので，それを図－6に示す。表－2に，図－6の回路の素子値の組合せを示す。組合せM－1の場合，式(7)及び(6)は次の様になる。



図－6　容量4個と抵抗4個から構成される接地形FDNR回路（新回路）

$$\left.\begin{aligned}
n_3 &= d_0 = 0\\
n_2 &= (G_{03}C_{24}-G_{02}C_{34})(C_{13}\\
&\quad +C_{14})-C_{14}G_{02}C_{13}=0\\
n_1 &= (G_{03}C_{24}-G_{02}C_{34})(G_{12}\\
&\quad +G_{14})+C_{14}G_{03}G_{12}\\
&\quad -G_{14}G_{02}C_{13}=0\\
n_0 &= G_{14}G_{03}G_{12}=12G^3\\
d_2 &= C_{24}C_{13}=1C^2\\
d_1 &= C_{24}G_{03}-C_{34}(G_{02}+G_{12})\\
&= 0
\end{aligned}\right\} \cdots \quad (31)$$

$$\therefore Y_{in} = 12G^3/s^2C^2 = 1/s^2M \quad \cdots\cdots \quad (32)$$

表－2　図－6の接地形FDNR回路の素子値の組合せ
（但し，式(8)の c_{ij} 及び g_{ij} を0，1，2，3，4と変化させた場合）

組合せ	C_{13}	C_{14}	C_{24}	C_{34}	G_{02}	G_{03}	G_{12}	G_{14}	$M \triangleq d_2/n_0$
M－1	$1C$	$1C$	$1C$	$1C$	$2G$	$3G$	$1G$	$4G$	$1C^2/12G^3$
M－2	$1C$	$1C$	$3C$	$1C$	$2G$	$1G$	$1G$	$2G$	$3C^2/2G^3$
M－3	$2C$	$1C$	$4C$	$2C$	$3G$	$2G$	$1G$	$1G$	$8C^2/2G^3$
M－4	$2C$	$2C$	$2C$	$1C$	$1G$	$1G$	$1G$	$3G$	$4C^2/3G^3$
M－5	$2C$	$2C$	$3C$	$2C$	$2G$	$2G$	$1G$	$3G$	$6C^2/6G^3$
M－6	$2C$	$2C$	$4C$	$1C$	$2G$	$1G$	$2G$	$4G$	$8C^2/8G^3$
M－7	$2C$	$2C$	$4C$	$3C$	$3G$	$3G$	$1G$	$3G$	$8C^2/9G^3$

4.2　接地形FDNRの2次HPFへの応用

図－6の回路を，文献(12)と同様に，2次HPF（高域通過フィルタ）へ応用する。図－7に，接地形FDNRを用いた2次HPFを示す。点線で囲んだ部分を，図－6の回路で素子値をずらすことにより実現する†。

図－7の伝達関数は次の様に表される。

$$T \triangleq \frac{V_2}{V_1} = \frac{s^2M_eL_eG_x}{s^2M_eL_e(G_x+G_t)+sM_e+L_e} = \frac{s^2H}{s^2+s(w_0/Q)+w_0{}^2} \quad \cdots\cdots \quad (33)$$

但し，

通過域の電圧増幅率　$H = G_x/(G_x+G_t)$ ……………… (34)

遮断角周波数　$w_0 = 2\pi f_0 = 1/\sqrt{M_e(G_x+G_t)}$　〔rad/sec〕 ……………… (35)

---

†　もし，素子値をずらさずに2次HPFを実現するとすれば，ここで述べる素子の他に，L_eの部分を実現するための1個の演算増幅器と複数個の容量と抵抗を必要とする。即ち，素子数が増えることになる。

電圧拡大率　$Q = L_e\sqrt{(G_x + G_t)/M_e}$ …… (36)

ここで，$s = jw = j2\pi f$ とおくと伝送量は次式となる。

$$|T| = 1/\sqrt{\left(1+\frac{G_t}{G_x}-\frac{1}{w^2M_eG_x}\right)^2+\left(\frac{1}{wL_eG_x}\right)^2} \quad \cdots\cdots (37)$$

〔設計例1〕　今，$H = 1/2$，$Q = 1/\sqrt{2}$（即ち，バタワース特性），遮断周波数 $f_0 = 100$〔Hz〕の2次HPFを設計する。組合せM−1で $G_{14} = 1G$ と変更すると，図−6の Y_{in} は次の様になる。

$Y_{in} = (1/sL_e) + (1/s^2M_e)$ …… (38)

$L_e \triangleq C/3G^2$,　$M_e \triangleq C^2/3G^3$ …… (39)

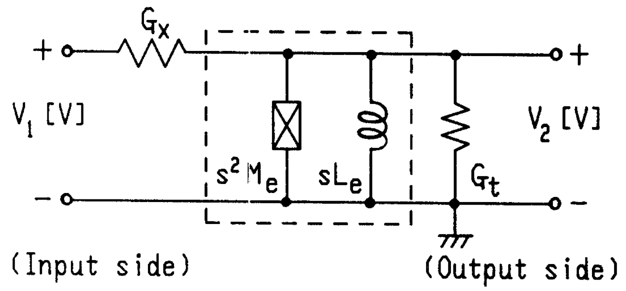
式(39)と $Q = 1/\sqrt{2}$ を式(36)に代入すれば

$G_x + G_t = 3G/2$ …… (40)

$\therefore C = \sqrt{2}\,G/w_0$ …… (41)

又，$H = 1/2$ より

$G_x = G_t = 3G/4$ …… (42)



図−7　接地形FDNRを用いた2次HPF

今，$G = 2\times10^{-5}$〔S〕と選び，$f_0 = 100$〔Hz〕を式(39)〜(42)に代入すれば次の様に求まる。

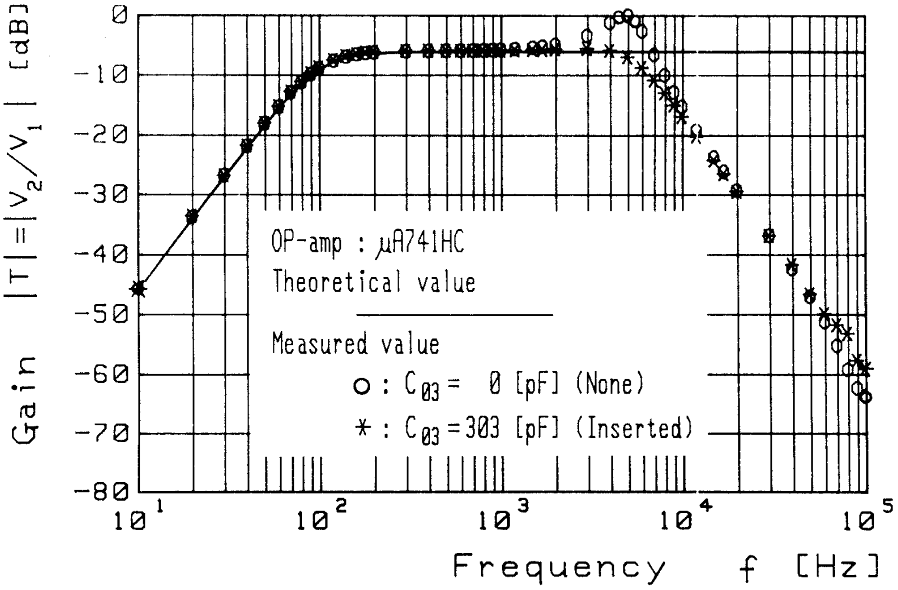
$C \fallingdotseq 0.045016$〔$\mu$F〕 …… (43)

$G_x = G_t = 1.5\times10^{-5}$〔S〕 …… (44)

$L_e \fallingdotseq 37.51318$〔H〕 …… (45)

$M_e \fallingdotseq 0.0844343$ …… (46)

図−8に実験結果を示す。上記の設計のままでは，約5〔kHz〕で理論値 $|T| = -6.02$〔dB〕に対して実測値 $|T| = -0.128$〔dB〕とピークが生じたので，文献(12)と同様に，$C_{03} = 303$〔pF〕を



図−8　図−7の2次HPF（設計例1：$f_0 = 100$〔Hz〕）の実験結果
（但し，$V_s = \pm15$〔V〕，$V_1 = 1$〔V_{rms}〕，$T_a = 26$〔°C〕）

挿入してピークを押えた。その場合，4〔kHz〕以下では実測値と理論値はよく一致する。なお，10〔kHz〕以上で，$|T|$が約 −12〔dB/oct〕で下降しているのは，演算増幅器の周波数特性の影響によるものである。

〔設計例2〕　次に，$H = 1/2$，$Q = 1/\sqrt{2}$，$f_0 = 1$〔kHz〕の2次HPFを設計する。設計例1と同様に組合せM−1で$G_{14} = 1\,G$と変更した回路を用いるとすれば，$f_0 = 1$〔kHz〕の場合も，式(38)～(42)が成立する。基準コンダクタンスを$G = 5\times10^{-5}$〔S〕と選べば，次の様に求まる。

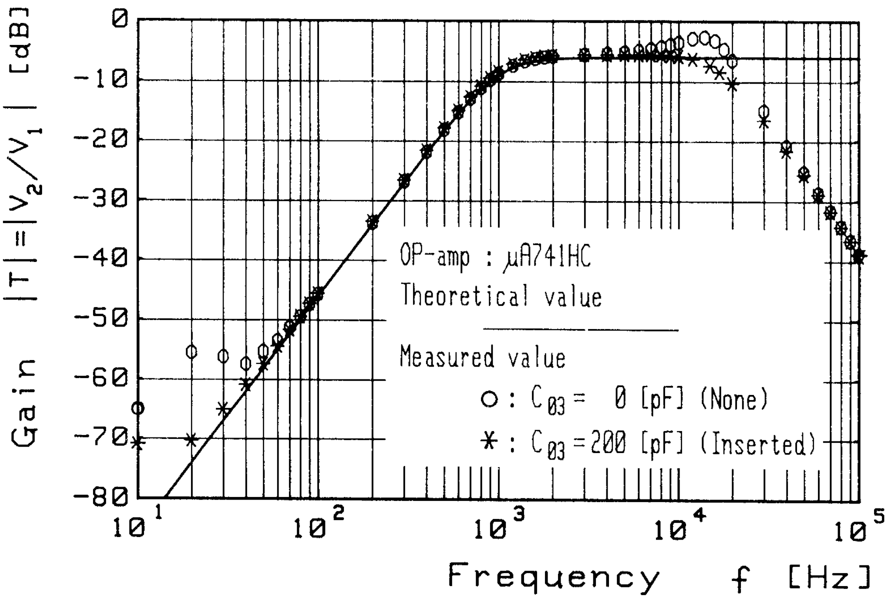
$C \fallingdotseq 0.011254$〔μF〕 ……………………………… (47)

$G_x = G_t = 3.75\times10^{-5}$〔S〕 ……………………………… (48)

$L_e \fallingdotseq 1.500527$〔H〕 ……………………………… (49)

$M_e \fallingdotseq 3.377372\times10^{-4}$ ……………………………… (50)

図−9に実験結果を示す。上記の設計のままでは，約14〔kHz〕で理論値$|T| = -6.02$〔dB〕に対して実測値$|T| = -2.725$〔dB〕とピークが生じたので，$C_{03} = 200$〔pF〕を挿入してピークを押えた。その場合，約12〔kHz〕以下では実測値と理論値はよく一致する。



図−9　図−7の2次HPF（設計例2: $f_0 = 1$〔kHz〕）の実験結果
（但し，$V_s = \pm15$〔V〕，$V_1 = 1$〔V_{rms}〕，$T_a = 27$〔°C〕）

5. むすび

本論文（その1）では，まず第2章において，文献(8)～(12)，(14)の回路構成法を統一化して，1個の演算増幅器を含む5節点の基本回路（図−2）の一般式を明示した（式(6)，(7)参照）。これにより，次章以降で述べる接地形イミタンス素子の導出のための計算機シミュレーションの準備を行った。

第3章では，3次アドミタンス素子（$Y_{in} = s^3E$）であるFDNCAPについて考察した。まず，計算機シミュレーションにより導出された接地形FDNCAPの新回路（図−3）を提案した。次

に，その回路を3次低域通過フィルタ（図－4）へ応用し，その実験結果が良好であることを示し，図－3のFDNCAP回路の有用性を確認した。

第4章では，2次インピーダンス素子（$Z_{in}=s^2M$）であるFDNRについて考察した。まず，計算機シミュレーションにより導出された接地形FDNRの新回路（図－6）を提案した。次に，その回路を2次高域通過フィルタ（図－7）へ応用し，良好な実験結果を得たことを述べた。

なお，本論文では，提案した回路の素子感度等の計算は行わなかったが，実験結果から評価して，これらの回路は低周波域において十分に実用的であると言える。

参考文献

1) A. W. Keen : " Inductance Simulation with a Single Differential Input Operational Amplifier ", Electron. Lett., vol. 3, no. 4, pp. 136–137 (1967)

2) L. T. Bruton : " Network Transfer Functions Using the Concept of Frequency-Dependent Negative Resistance ", IEEE Trans. Circuit Theory, vol. CT-16, pp. 406-408 (Aug. 1969)

3) H. J. Orchard and A. N. Willson : " New Active-Gyrator Circuit ", Electron. Lett., vol. 10, no. 13, pp. 261-262 (June 1974)

4) P. Horn and G. S. Moschytz : "Active RC Single-Opamp Design of Driving-Point Impedances ", IEEE Trans. Circuits and Systems, vol. CAS-26, no. 1, pp. 22-30 (Jan. 1979)

5) 沖根，中村："演算増幅器を用いたFDNRの実現"，電子通信学会論文誌(A)，vol. J59-A, no. 3, pp. 263-265 (1976-03)

6) 今井，篠崎："演算増幅器を用いたLCシミュレーション回路の実現について"，電子通信学会論文誌(A)，vol. J61-A, no. 5, pp. 456-463 (1978-05)

7) 鈴木，栗木，佐々木："イミタンス変換器を用いたキャパシタンスマルチプライアの構成について"，電子通信学会，回路とシステム理論研究会，CST78-144 (1979-03)

8) 野口，鈴木："1個の差動型演算増幅器を用いたインダクタシミュレーション"，電子通信学会技術研究報告，回路とシステム研究会，CAS79-86 (1979-10)

9) 野口，鈴木："1個の差動入力演算増幅器を用いた接地形インダクタンスの構成法について"，電子通信学会論文誌(C)，vol. J63-C, no. 7, pp. 450-451 (1980-07)

10) 野口，鈴木，若林，武蔵："1個の差動型演算増幅器を用いたインダクタの特性"，電子通信学会技術研究報告，回路とシステム研究会，CAS80-32 (1980-07)

11) 野口，若林，鈴木，武蔵："1個の演算増幅器を用いたインダクタシミュレーション（その2）"，電子通信学会技術研究報告，回路とシステム研究会，CAS80-33 (1980-07)

12) 野口，若林："1個の演算増幅器を用いたFDNR回路のシミュレーション"，電子通信学会技術研究報告，回路とシステム研究会，CAS81-40 (1981-08)

13) 野口誠一："インピーダンス・スケーリングとシミュレーションについて"，電子通信学会技術研究報告，回路とシステム研究会，CAS81-42 (1981-08)

14) 野口誠一："1個の演算増幅器を用いたキャパシタンス・マルチプライヤのシミュレーション"，電子通信学会技術研究報告，回路とシステム研究会，CAS82-38 (1982-07)

15) 野口誠一："1個の演算増幅器によるFDNCAPのシミュレーションとその応用"，電子通信学会技術研究報告，回路とシステム研究会，CAS83-69 (1983-08)

16) 野口誠一："FDNCAPのシミュレーションとその応用"，電子通信学会論文誌(A)，vol. J66-A, no. 10, pp. 1029-1030 (1983-10)

17) S. Noguchi : " The Concept of Higher-order Impedance and Simulation of Third-order Admittance FDNCAP ", IEEE 1985 ISCAS Proc., pp. 103-104 (June 1985)

18) S. Noguchi and T. Ozaki : “ Existence of Higher-order Impedances and Simulation of Third-order Impedance FDNI Using a Single Operational Amplifier ”, 電子通信学会技術研究報告, 回路とシステム研究会, CAS86-113 (1986-10)

19) 加藤, 山本, 藤本 : “ 1個の演算増幅器を用いた接地形 FDNCAP の実現”, 昭和61年度電気関係学会北陸支部連合大会, B-2 (1986-10)

20) 加藤, 山本, 藤本 : “ 1個の演算増幅器を用いた接地形 FDNR の実現”, 昭和61年度電気関係学会北陸支部連合大会, B-3 (1986-10)

21) 加藤, 山本, 馬, 藤本 : “ 1個の演算増幅器を用いた接地形高次イミタンス素子の実現”, 電子情報通信学会技術研究報告, 回路とシステム研究会, CAS87-41 (1987-06)

22) 加藤, 山本, 藤本 : “ 1個の演算増幅器を用いた接地形キャパシタンス・マルチプライアの実現”, 昭和62年度電気関係学会北陸支部連合大会, B-32 (1987-10)

23) 加藤, 山本, 藤本 : “ 1個の演算増幅器を用いた接地形 FDNC の2次低域通過フィルタへの応用”, 昭和62年度電気関係学会北陸支部連合大会, B-33 (1987-10)

24) 松本, 日比野 : “電圧, 電流グラフから所望の回路網を求める方法とその GIC 最小実現への応用”, 電子通信学会論文誌(A), vol. J65-A, no. 2, pp. 151-158 (1982-02)

25) 加藤, 松本 : “ナレータ・ノレータモデル抵抗回路網の実用素子による実現と DC 安定性”, 電子通信学会論文誌(A), vol. J67-A, no. 7, pp. 666-673 (1984-07)

付録－1　接地形 FDNCAP を導出するための FORTRAN プログラム

```
ILN    FORTRAN STATEMENT

C      PROGRAMSSSEA     (IMPROVED PROGRAM OF PROGRAMSSSE)
C
C      *************************************************************
C      ***                                                       ***
C      ***        FREQUENCY DEPENDENT NEGATIVE CAPACITANCE       ***
C      ***                     YIN = S**3*E                      ***
C      ***                                                       ***
C      *************************************************************
C      CAPACITANCE = C1 ,C2 ,C3 ,C4 ,C5 ,C6 ,C7     NAME IN THIS PROGRAM
C                  (= C02,C03,C12,C13,C14,C24,C34   ORIGINAL NAME)
C      CONDUCTANCE = G1 ,G2 ,G3 ,G4 ,G5 ,G6 ,G7     NAME IN THIS PROGRAM
C                  (= G02,G03,G12,G13,G14,G24,G34   ORIGINAL NAME)
C      NUMERATOR   = N3,N2,N1,N0
C      DENOMINATOR = D2,D1,D0
C      ID = IDENTIFICATION OF CIRCUIT
C      NC = NUMBER OF CAPACITANCE
C      NG = NUMBER OF CONDUCTANCE
C      N  = NUMBER OF CIRCUIT
C      LINE = LINE COUNTER
C      MAIN CONDITION FOR YIN=S**3*E   (N2=N1=N0=D2=D1=0)
C
       INTEGER C1,C2,C3,C4,C5,C6,C7,G1,G2,G3,G4,G5,G6,G7,D0,D1,D2
C
       LINE=0
       WRITE(6,1000)
       N=0
        IC1=0
       DO 110 C1=0,4
        IF(C1.NE.0) IC1=1
        IC2=0
       DO 120 C2=0,4
        IF(C2.NE.0) IC2=1
        IC3=0
       DO 130 C3=0,4
        IF(C3.NE.0) IC3=1
        IC4=0
       DO 140 C4=0,4
        IF(C4.NE.0) IC4=1
        IC5=0
       DO 150 C5=0,4
        IF(C5.NE.0) IC5=1
        IC6=0
       DO 160 C6=0,4
        IF(C6.NE.0) IC6=1
        IC7=0
       DO 170 C7=0,4
        IF(C7.NE.0) IC7=1
        NC=IC1+IC2+IC3+IC4+IC5+IC6+IC7
        IF(NC.LT.3) GO TO 170
C       IF(NC.GT.7) GO TO 170
        D2=C6*(C2+C4)-C7*(C1+C3)
        IF(D2.NE.0) GO TO 170
        N3=(C2*C6-C1*C7)*(C3+C4+C5)+C5*(C2*C3-C1*C4)
```

```
            IF(N3.EQ.0) GO TO 170
            DO 210 G1=0,4
            DO 220 G2=0,4
            DO 230 G3=0,4
            DO 240 G4=0,4
            DO 250 G5=0,4
            DO 260 G6=0,4
            DO 270 G7=0,4
C     ****************************************************************
C     ***           CONDITION   OF   YIN=S**3*E                    ***
C     ****************************************************************
            D1=C6*(G2+G4)+G6*(C2+C4)-C7*(G1+G3)-G7*(C1+C3)
            IF(D1.NE.0) GO TO 270
            N0=(G2*G6-G1*G7)*(G3+G4+G5)+G5*(G2*G3-G1*G4)
            IF(N0.NE.0) GO TO 270
            N1=(C2*G6+G2*C6-C1*G7-G1*C7)*(G3+G4+G5)+(G2*G6-G1*G7)*(C3+C4+C5)
           *    +C5*(G2*G3-G1*G4)+G5*(C2*G3+G2*C3-C1*G4-G1*C4)
            IF(N1.NE.0) GO TO 270
            N2=(C2*C6-C1*C7)*(G3+G4+G5)+(C2*G6+G2*C6-C1*G7-G1*C7)*(C3+C4+C5)
           *    +C5*(C2*G3+G2*C3-C1*G4-G1*C4)+G5*(C2*C3-C1*C4)
            IF(N2.NE.0) GO TO 270
            D0=G6*(G2+G4)-G7*(G1+G3)
            IF(D0.EQ.0) GO TO 270
            E=REAL(N3)/REAL(D0)
C           IF(E.LE.0.) GO TO 270
            IG1=0
            IG2=0
            IG3=0
            IG4=0
            IG5=0
            IG6=0
            IG7=0
            IF(G1.NE.0) IG1=1
            IF(G2.NE.0) IG2=1
            IF(G3.NE.0) IG3=1
            IF(G4.NE.0) IG4=1
            IF(G5.NE.0) IG5=1
            IF(G6.NE.0) IG6=1
            IF(G7.NE.0) IG7=1
            ID=IC1*2**13+IC2*2**12+IC3*2**11+IC4*2**10+IC5*2**9+IC6*2**8
           *  +IC7*2**7+IG1*2**6+IG2*2**5+IG3*2**4+IG4*2**3+IG5*2**2
           *  +IG6*2+IG7
            NG=IG1+IG2+IG3+IG4+IG5+IG6+IG7
            N=N+1
            LINE=LINE+1
            IF(LINE.LE.50) GO TO 300
            LINE=1
            WRITE(6,1000)
        300 WRITE(6,2000) N,C1,C2,C3,C4,C5,C6,C7,G1,G2,G3,G4,G5,G6,G7,
           *              E,N3,N2,N1,N0,D2,D1,D0,ID,NC,NG
        270 CONTINUE
        260 CONTINUE
        250 CONTINUE
        240 CONTINUE
        230 CONTINUE
        220 CONTINUE
        210 CONTINUE
        170 CONTINUE
        160 CONTINUE
        150 CONTINUE
        140 CONTINUE
        130 CONTINUE
        120 CONTINUE
        110 CONTINUE
       1000 FORMAT(1H1,'    N   C1   C2   C3   C4   C5   C6   C7   G1   G2   G3   G4',
           *'  G5   G6   G7        E         N3    N2    N1    N0    D2    D1    D0',
           *'       ID    NC   NG'//)
       2000 FORMAT(1H ,2I5,13I4,F11.4,I6,6I5,I9,2I4)
            STOP
            END
```